

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-247018

(43)Date of publication of application : 05.11.1991

(51)Int.Cl.

H03L 7/093

(21)Application number : 02-043505

(71)Applicant : JAPAN RADIO CO LTD

(22)Date of filing : 23.02.1990

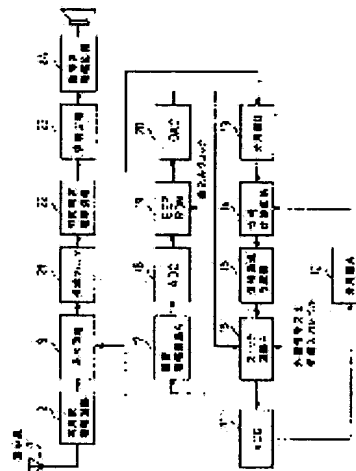
(72)Inventor : MAKISHIMA YOJI

## (54) LOCAL OSCILLATOR CIRCUIT

### (57)Abstract:

**PURPOSE:** To set the frequency to a center frequency automatically by applying switching operation to return an external signal or a received input to an output of a D/A converter circuit DAC when the external signal or the received input level is less than a prescribed level.

**CONSTITUTION:** An oscillator circuit is adopted for a voltage controlled oscillator VCO 11, AFC is implemented by PLL control and an SG or a stable frequency from a base station or the like is used as a reference frequency to make the frequency stable. Then the control voltage of the VCO 11 is converted into a digital value by an A/D converter circuit ADC 18, the digital value is stored in an EEPROM or a RAM 19 and when the input from a base station or the like is zero, the stored digital value is converted by a D/A converter circuit DAC 20 to set the center frequency fed to the VCO 11 and to correct a secular change. Thus, the center frequency is set externally.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-247018

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)11月5日

H 03 L 7/093

8731-5J H 03 L 7/08

E

審査請求 未請求 請求項の数 4 (全5頁)

⑮ 発明の名称 局部発振回路

⑯ 特 願 平2-43505

⑰ 出 願 平2(1990)2月23日

⑱ 発 明 者 巻 島 洋 二 東京都三鷹市下連雀5丁目1番1号 日本無線株式会社内

⑲ 出 願 人 日本無線株式会社 東京都三鷹市下連雀5丁目1番1号

明 幸田 審

1. 発明の名称

局 部 発 振 回 路

2. 特許請求の範囲

(1) 電圧制御発振器の出力を分周器Aを経て位相比較回路に加え、該位相比較回路の他端に中間周波増幅回路の出力を、直接又は分周器Bを経て加え、両者の差出力を低域通過ろ波器とスイッチ回路Aを通して前記電圧制御発振器へ加え発振周波数の微調を行うように構成した局部発振回路において、前記スイッチ回路Aの出力を順次緩衝増幅回路A、アナログ・デジタル変換回路、EEPROM又はRAM、デジタル・アナログ変換回路を経て前記スイッチ回路Aの他の入力端へ加え、前記スイッチ回路Aは、外部からの信号又は受信入力レベルの大きさが所定値を越えたとき前記デジタル・アナログ変換回路の出力から低域ろ波器の出力へ切り換え、また所定値以下のとき前記デジタル・アナログ変換回路の出力へ戻すように切

換動作を行うことを特徴とする局部発振回路。

(2) 特許請求の範囲第1項記載の局部発振回路を、ダブルスーパーヘテロダイン方式の受信部の第2局部発振器に用い、かつ該発振器出力をPLL制御の第1局部発振器の基準周波数信号として用いる局部発振回路。

(3) 特許請求の範囲第1項、第2項記載の局部発振回路において、中間周波増幅回路と分周器Bとの間および電圧制御発振器と分周器Aとの間にスイッチ回路BおよびCを設けた局部発振回路。

(4) 特許請求の範囲第1項乃至第3項記載の局部発振回路において、温度センサを設け、所定の温度範囲においてのみEEPROM又はRAMへの書込を行うようにした局部発振回路。

3. 発明の詳細な説明

(産業上の利用分野)

移動無線機等の局部発振器に使用する回路に関する。

(従来の技術)

従来この種の回路の中心周波数の設定および経

年変化分の補正は、発振周波数を定めている主な素子、通常は水晶発振子に可変コンデンサ、又は可変インダクタンス等の可変リアクタンス素子を直列又は並列に接続し、それら可変素子を手動により調整していた。

(発明が解決しようとする課題)

しかしながらこのような回路では、中心周波数の設定において自動化はできず、また経年変化の補正は、使用されている機器のふたを開けたり、さらに内部ユニット等を引き出さないと、そのチェックや補正ができないという欠点があった。従って、外部から安定な基準周波数等を入力して自動的に中心周波数に設定できるような手段が必要とされていた。

(課題を解決するための手段)

本発明はこのような課題を解決するために、発振回路を電圧制御発振器(以下VCOと呼ぶ)にし、PLL制御によりAFCを行い、かつ基準周波数としてSG又は基地局等の安定な周波数を用いることによって周波数の安定化を図り、そのと

きのVCOの制御電圧値をアナログ・デジタル変換回路(以下ADCと呼ぶ)によりデジタル値にし、その値をEEPROM又はRAMに記憶させ基地局等からの入力为零になった場合は、その記憶されたデジタル値をデジタル・アナログ変換回路(以下DACと呼ぶ)により変換し、前記VCOに加え中心周波数の設定および経年変化分の補正を行うようにしたもので、以下実施例につき図面により詳細に説明する。

(実施例)

第1図乃至第3図は実施例の構成図で、第1図は請求項1、第2図は請求項2、第3図は請求項3および4に対応する。上記の構成図において、1は空中線、2は高周波増幅回路、3は混合回路又は第1混合回路、4はVCO、5は分周器、6は位相比較回路、7は低域通過ろ波器、8は分周器C、9は帯域フィルタ、10は第2混合回路、11はVCO、12は分周器A、13は分周器B、14は位相比較回路、15は低域通過ろ波器、16はスイッチ回路A、17は緩衝増幅回路A、1

8はADC、19はEEPROM又はRAM、20はDAC、21は帯域フィルタ、22は中間周波増幅回路、23は復調回路、24は低周波増幅回路、25は入力レベル検出回路、26は緩衝増幅回路B、27はスイッチ回路B、28はスイッチ回路C、29は温度センサ、30は制御回路である。この動作をまず第3図について説明する。

空中線1から基地局等からの入力がある一定レベル以上になると、入力レベル検出回路25から信号が出力され制御回路30に入力される。この入力により制御回路ではスイッチ回路B27、C28を「接」とし、スイッチ回路A16の入力を緩衝増幅回路B26の出力から低域通過ろ波器15の出力に切換え、さらに分周器A12、B13をリセットする。この状態において、VCO11、分周器A12、B13、中間周波増幅回路22出力、位相比較回路14、低域通過ろ波器15はPLL回路を形成し、この回路定数で決定される時間後ロックされ、VCO11の発振周波数は一定時間後安定する。

分周器5、C8、A12、B13の分周数を $N_1$ 、 $N_2$ 、 $N_3$ 、 $N_4$ とし、空中線入力周波数を $f_R$ とすると、VCO11の発振周波数 $f_0$ は次の通りとなる

$$f_0 = N_2 N_3 f_R / (N_1 N_3 + N_2 N_3 + N_2 N_4)$$

$N_1 \sim N_4$ は定数であるから $f_R$ が高安定であれば $f_0$ も高安定となり、中心周波数からの偏差はほとんど零とみなせる。このときのVCO11の周波数制御電圧即ち低域通過ろ波器15の出力電圧をVボルトとする。このとき周囲温度が常温内であるか、またはさらに外部信号が制御回路30に入力されると、制御回路30から書き込みクロックが出力され、このVの値がADC18によってデジタル値に変換されEEPROM又はRAM19に書き込まれる。

次に空中線1からの入力を一定値以下にすると制御回路30から制御信号が出力され、スイッチ回路A16ではその入力を低域通過ろ波器15の出力から緩衝増幅回路B26の出力に切替えると共に、EEPROM又はRAM19の読出が行われ、

DAC20を経て緩衝増幅回路B26からアナログ値が出力されVCO11へ加わる。DAC20は前もってADC18の入力とDAC20の出力が同一となるように調整しておく。従って緩衝増幅回路B28の出力、およびVCO11の周波数制御端子の電圧はVボルトとなり、空中線からの入力が一定値以下となってもVCO11の発振周波数 $f_o$ は $N_2 N_3 f_R / (N_1 N_3 + N_2 N_3 + N_2 N_4)$ となり、中心周波数に設定されたことになる。

また、メモリ系統に用いた緩衝増幅器A17、B26は、ADC18、DAC20にその機能があれば省略される。

このように、中心周波数の設定や校正は、まず基地局から安定な周波数の信号やSGの高周波(又は中間周波)信号を受けて行い、次にこのVCO制御電圧をメモリしておくことにより随時中心周波数のチェックや補正が可能となる。

また、制御回路30の動作は、別回路とした温度センサ29により所定の温度範囲でのみしかメモリへの書き込みを行わないようにして、不適切な書

込を防止する。この制御回路30はチャンネル変更の際にも利用される。

なお第1図は、本局部発振回路をシングルスーパー方式の受信部に適用した例、第2図は、第3図と同様にダブルスーパー方式の受信部に適用した例で何れも上記の説明から動作は明らかとなるので説明を略す。

(発明の効果)

以上説明したように、外部からの中心周波数設定が可能であり、さらに無線での設定が可能であるため、機器のふたを開けたりユニットを引き出す必要がないことに加え遠隔からの設定が可能となり、保守の費用が大幅に削減できる。また、これらの回路はIC化が容易であるから小形、安価な発振回路が可能となり、回路付加によるコストアップ等のマイナス面はわずかとなり、総合的な面での大きな利点がある。

#### 4. 図面の簡単な説明

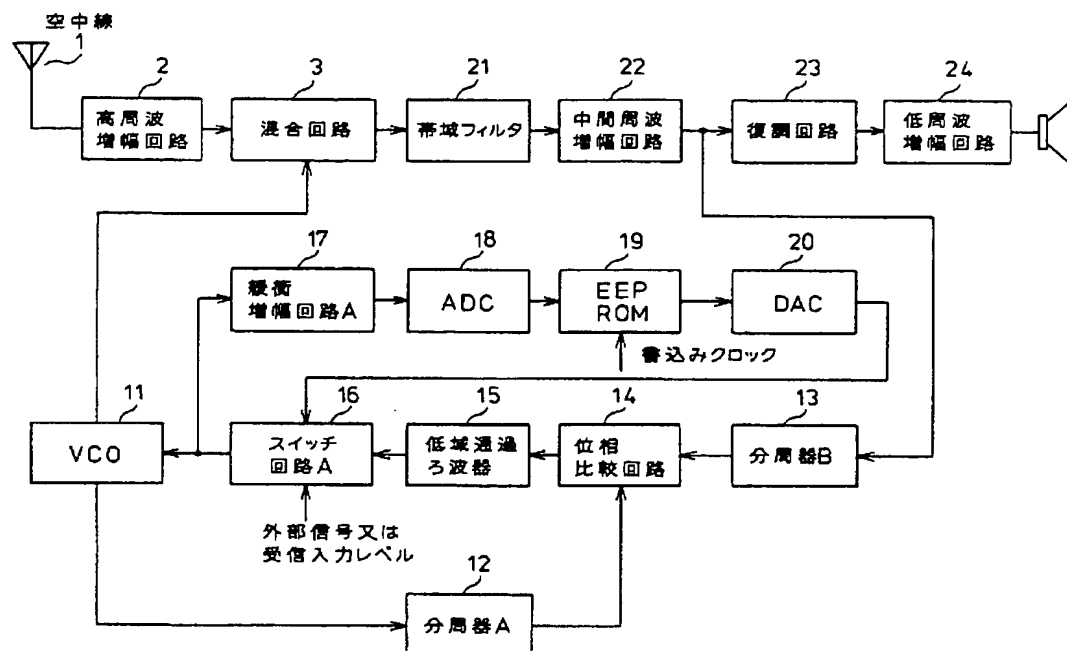
第1図は本発明の一実施例の構成図で、シングルスーパーヘテロダイン方式の受信部に適用した

例、第2図は他の実施例でダブルスーパーヘテロダイン方式の受信部に適用した例、第3図は他の実施例で、第2図の構成に制御回路、入力レベル検出回路、温度センサ等を設けた例を示す。

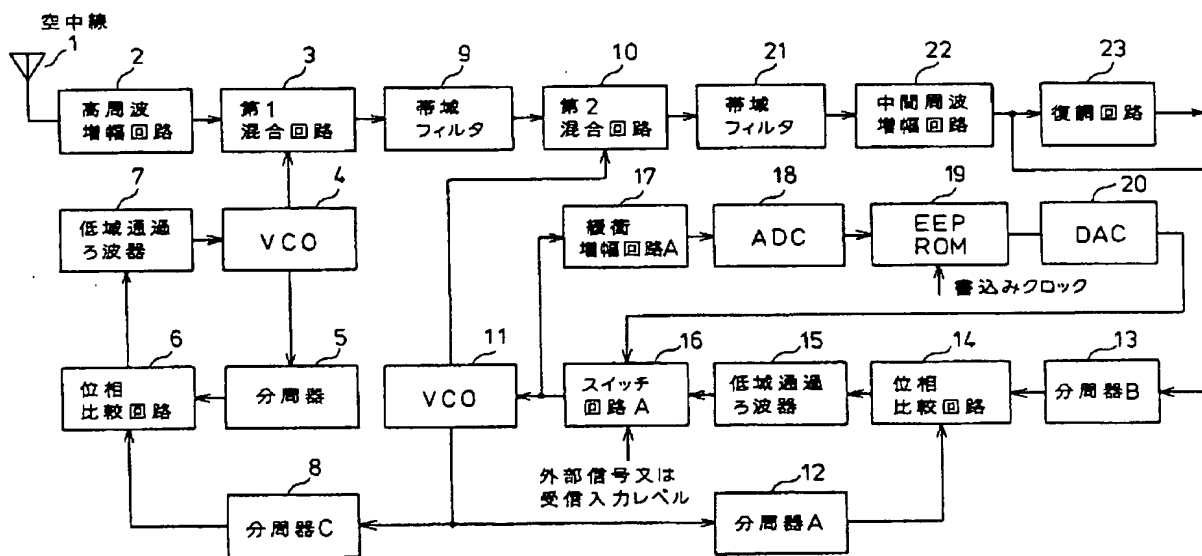
8・・・分周器C、11・・・VCO、12・・・分周器A、13・・・分周器B、14・・・位相比較回路、15・・・低域通過ろ波器、16・・・スイッチ回路A、17・・・緩衝増幅回路A、18・・・ADC、19・・・EEPROM又はRAM、20・・・DAC、22・・・中間周波増幅回路、25・・・入力レベル検出回路、26・・・緩衝増幅回路B、27・・・スイッチ回路B、28・・・スイッチ回路C、29・・・温度センサ、30・・・制御回路。

特許出願人 日本無線株式会社

第 1 図



第 2 図



第 3 図

